

ウェアラブルデバイスに適した小型・低消費電力の集積回路用タイミング発振素子

ライセンス契約を受けていただき 本発明の実用化を目指していただける企業様を求めます。

小型・低消費電力としつつ、低周波数（数Hz以下）の信号を発生可能な集積回路用タイミング発振素子です。

◆背景

IoTの高性能化に向けて、たとえばMOS集積回路が形成される半導体基板上で、一定の低周波数（数Hz以下）のパルス信号を繰り返し出力するタイミング発振素子の小面積化、および低消費電力化が望まれています。一方で、出力信号を低周波数とするほどコンデンサの大容量化が必要とされ、半導体基板上での面積が必要となり、消費電力も多くなります。そのため、回路素子の面積および低周波数化との間にトレードオフの関係が存在していました。

◆発明概要と利点

本発明の集積回路用タイミング発振素子は、2つのリーク電流発生素子を備えた回路（図1a）とすることで、コンデンサを小容量とすることができるため、低周波数においても、小型化かつ低消費電力化の実現が期待できます（表1）。

➤ 小型化・低消費電力化

本発明の集積回路用タイミング発振素子は、従来の1つリーク電流発生素子を用いる（図1(b))より、2つのリーク電流発生素子の差電流を利用することで、数式（1）より周波数 f 一定においては、少ないリーク電流 I_{leak} でコンデンサ C を充電するため、小容量のコンデンサ C が実現でき、消費電力も低減できます。また、従来の回路と比較してFoM（信号周波数と占有面積の積）を約1/10とすることができ、出力信号を低周波数とした場合の小型化も期待されます。数式（1） $f \propto I_{leak}/C$

➤ MOS集積回路の微細化に対しても高い特性を維持

プロセス（MOS集積回路のゲート長さ）を小さくした場合にも、従来技術と比較して優位性を維持しています(図2)。

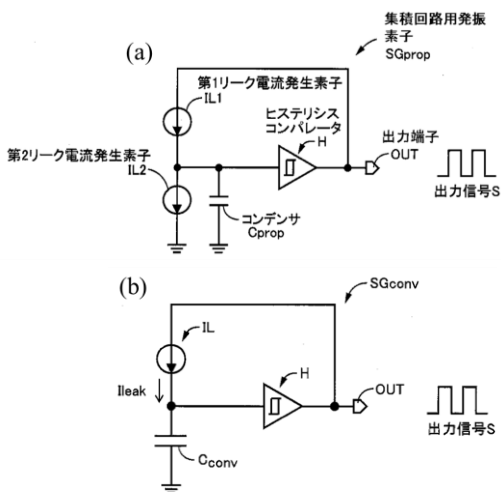


図1. (a)本発明の集積回路用タイミング発振素子、(b)従来の集積回路用タイミング発振素子

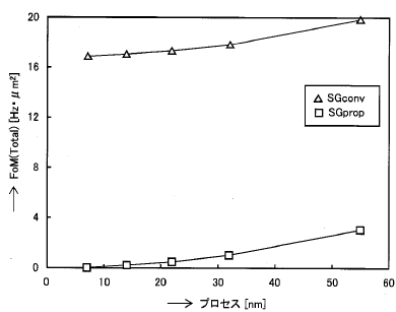


図2. 従来技術(△)及び本発明(□)の集積回路用タイミング発振素子の、低電力および底面積性能

表1. 本発明と従来の集積回路用発振素子の特性比較

	従来	本発明
信号周波数 [Hz]	0.07	0.11
プロセス [nm]	130nm CMOS	55nm DDC CMOS
電源電圧 [V]	0.3	0.29
消費電力 [μW]	120	4.5 (1/26.8)
トータル占有面積 [μm²]	480	28 (1/17.1)
コンデンサの面積 [μm²]	240	0.072 (1/3333)
FoM(Total) [Hz·μm²] (=信号周波数 [Hz]・トータル占有面積 [μm²])	33.6	3.08 (1/10.9)

◆研究段階

本発明の送信回路を作製し、その効果を確認済み。

◆適応分野

- ウェアラブルデバイス
- 送信回路

◆特許情報

- 第7042486号
- ※国立大学法人京都大学が権利者です。

◆希望の連携形態

- 共同研究
- 実施許諾契約
- オプション契約 (技術検討のためのF/S)

◆お問い合わせ先

株式会社 TLO 京都

E-mail: event@tlo-kyoto.co.jp

TEL: 075-753-9150

https://www.tlo-kyoto.co.jp

