

広帯域・高分解能を両立する高速フーリエ変換アルゴリズム

ライセンス契約を受けていただき 本発明の実用化を目指していただける企業様を求めます

ダークマター探索に向けた広帯域分光計の開発で生まれた 広い同時帯域幅と高分解能を両立する独自の高速フーリエ変換（FFT）アルゴリズムです

◆背景

高速フーリエ変換（FFT）は、離散フーリエ変換（DFT）を高速化したアルゴリズムであり、様々な分野で入力信号のスペクトル解析に利用され、従来より高速化、効率化、使用メモリを削減する様々な手法が提案されてきました。

宇宙物理学の重要な課題であるダークマター探索においては、電波や光を高分解能かつ高効率に分光できる分光計、およびその核となるFFT演算の高性能化が求められています。具体的には、数GHzの広帯域を同時に、数十kHzの高い周波数分解能で分光できること、すなわち、分割点数「 1×10^5 」規模の膨大な入力データを処理できるFFT技術が要求されます。これまでにGPU（Graphics Processing Unit）やFPGA（Field Programmable Gate Array）上にFFTを実装した例もありましたが、同時帯域幅、周波数分解能、データ処理の連続性の要求性能すべてを満たすものはありませんでした。

◆発明概要と利点

本発明者らは、回転因子の指数法則に着目して少ないメモリと演算回路で実装できる回転演算回路を考案し、さらに回転因子行列の分割手法の工夫とを組み合わせたFFTアルゴリズムを開発し、FPGA上にFFT回路を構築しました。これにより、従来手法に比べ大幅にメモリを削減することができ、FFT処理の高速化を実現しました。

➤ 従来手法より小規模な回路で実装可能

- 回転演算のためのメモリ使用量を1/8-1/16程度に削減可能
- FFT回路全体で、従来手法から乗算回数の増加を10%程度に抑えつつ、メモリを20-40%程度削減可能

➤ 広帯域・高分解能な分光を実現するFFT連続演算が可能

- 本FFTアルゴリズム搭載「dSpec」分光計で、12ビット幅の入力を、帯域幅4GHz、分解能31.25 kHz、デッドタイムなしで測定できることを実証
- FFT点の数Nが大きい広帯域かつ高分解能なスペクトル解析に有効

➤ 汎用性の高いハードウェアFPGA上に実装可能

◆開発段階

- TRL 4-5
- アルゴリズム確立
- 発明手法搭載の広帯域分光計「dSpec」の開発

◆適応分野

- スペクトルアナライザ、分光計、電波天文観測、超伝導量子コンピュータ、通信技術
- 広同時帯域幅、高分解能のFFT（FPGA実装可）

◆発表状況

- 第14回測定器開発優秀修士論文賞受賞・日本物理学会
- 第30回 ICEPPシンポジウム(2024.2)

◆知的財産

特許出願済
出願人：京都大学

◆希望の連携形態

- 実施許諾契約（非独占）
- 共同開発契約（非独占）

◆お問い合わせ先

京都大学産学連携担当
株式会社TLO京都
〒606-8501
京都市左京区吉田本町
京都大学国際科学イノベーション棟3F
(075)753-9150
event@tlo-kyoto.co.jp



◀図1.FFT回路設計におけるメモリ使用量削減方式

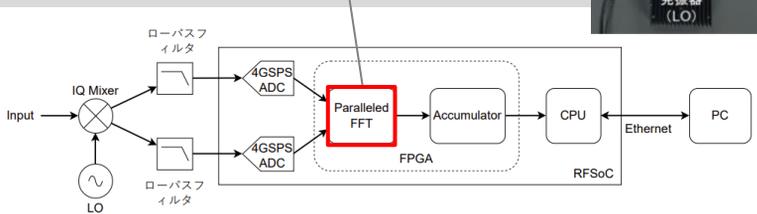


図2. 本発明FFTの実装例：広帯域分光計「dSpec」

